

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-340510

(43)Date of publication of application : 10.12.1999

(51)Int.Cl.

H01L 33/00

H01S 3/18

(21)Application number : 11-082778

(71)Applicant : SHARP CORP

(22)Date of filing : 26.03.1999

(72)Inventor : ITO SHIGETOSHI

(30)Priority

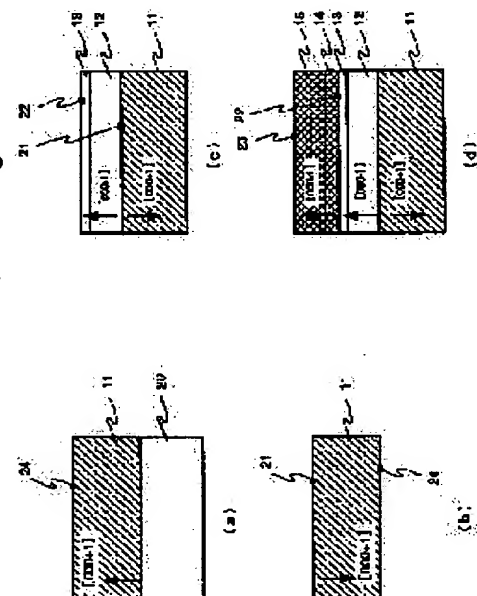
Priority number : 10 80073 Priority date : 27.03.1998 Priority country : JP

(54) SEMICONDUCTOR ELEMENT AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the quality of a doped GaN semiconductor crystal by arranging a (000-1) upper surface of a wurtzite-structured GaN crystal film to thereby put the upper surface in the growth mode of a GaN semiconductor crystal.

SOLUTION: The upper surface of an n-GaN substrate 11 is arranged so as to be a (000-1) face 21 by a metal organic chemical vapor deposition(MOCVD) method, after which the substrate 11 is held at 1,100°C and its surface is cleaned in an H₂ atmosphere. Successively, an n-GaN layer 12 is made to grow on the surface of the substrate 11 at a substrate temperature of 1,050°C, and then an InGaN light-emitting layer 13 is grown at a substrate temperature of 730°C, to thereby obtain a layered crystal grown in the [000-1] direction furthermore, a (000-1) face 22 of a wurtzite-structured GaN semiconductor is exposed as its upper surface.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-340510

(43)公開日 平成11年(1999)12月10日

(51)Int.Cl. ⁸	識別記号	F I	
H 0 1 L 33/00		H 0 1 L 33/00	C
H 0 1 S 3/18	6 7 3	H 0 1 S 3/18	6 7 3

審査請求 未請求 請求項の数11 O L (全 13 頁)

(21)出願番号 特願平11-82778

(22)出願日 平成11年(1999) 3 月26日

(31)優先権主張番号 特願平10-80073

(32)優先日 平10(1998) 3 月27日

(33)優先権主張国 日本 (J P)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 伊藤 茂穂

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

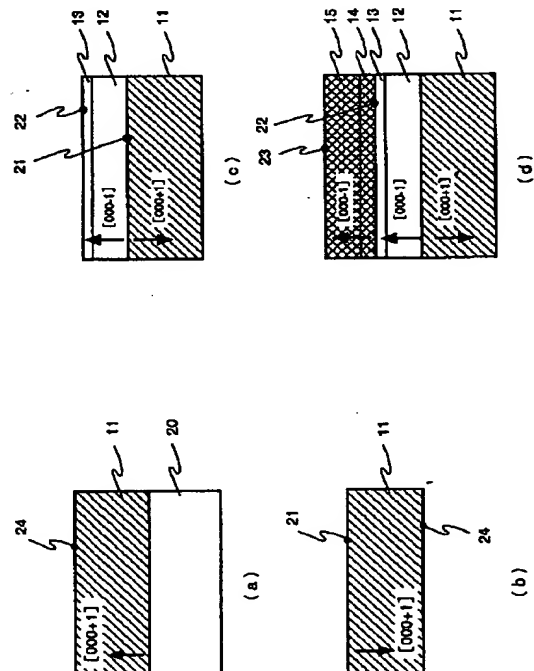
(74)代理人 弁理士 小池 隆彌

(54)【発明の名称】 半導体素子及びその製造方法

(57)【要約】

【課題】 GaN系半導体素子において、ドーピング効率を向上することにより、特性の改善されたGaN系半導体素子を得ることを目的とする。

【解決手段】 本発明の半導体素子は、ウルツ鉱型結晶構造のGaN系結晶膜と前記ウルツ鉱型結晶構造のGaN系結晶膜上に不純物を添加したGaN系半導体層とを備え、ウルツ鉱型構造のGaN系結晶膜の上面は、(000-1)面である。



【特許請求の範囲】

【請求項1】 ウルツ鉱型結晶構造を有するGa N系結晶膜と、前記Ga N系結晶膜上に形成された不純物を添加したGa N系半導体層とを備えた半導体素子において、

前記Ga N系結晶膜の上面は、(000-1)面であることを特徴とする半導体素子。

【請求項2】 前記不純物を添加したGa N系半導体層はII族元素が添加されたp型Ga N系半導体層であることを特徴とする請求項1に記載の半導体素子。

【請求項3】 前記不純物を添加したGa N系半導体層はIV族元素が添加されたn型Ga N系半導体層であることを特徴とする請求項1に記載の半導体素子。

【請求項4】 前記ウルツ鉱型結晶構造を有するGa N系結晶膜と、前記不純物を添加したGa N系半導体層との間に、Ga N系半導体層を有することを特徴とする請求項1乃至3のいずれかに記載の半導体素子。

【請求項5】 前記Ga N系半導体層はInを含むGa N系半導体層であり、前記Ga N系半導体層の膜厚が3nm以下、またはInの組成が0.1以下であることを特徴とする請求項4に記載の半導体素子。

【請求項6】 ウルツ鉱型結晶構造を有するGa N系基板と、n型Ga N系半導体層と、Ga N系発光層と、p型Ga N系半導体層とを順次積層した半導体素子において、前記Ga N系基板の上面は(000-1)面であることを特徴とする半導体素子。

【請求項7】 前記p型Ga N系半導体層上にp電極が形成されていることを特徴とする請求項6に記載の半導体素子。

【請求項8】 ウルツ鉱型結晶構造を有するGa N系結晶膜の(000-1)面上に、少なくともGaを含有する原料と、Nを含有する原料と、添加する不純物を含有する原料とを供給することにより不純物を添加したGa N系半導体層をエビタキシャル成長形成することを特徴とする半導体素子の製造方法。

【請求項9】 Ga N系以外のGa N系結晶成長用基体上に、ウルツ鉱型結晶構造のGa N系結晶膜をc軸方向にエビタキシャル成長形成させる工程と、

前記Ga N系以外のGa N系結晶成長用基体を除去することによってGa N系基板を得る工程と、

前記Ga N系基板の前記Ga N系以外のGa N系結晶成長用基体と接合していた側の面に、ウルツ鉱型結晶構造のGa N系半導体層をエビタキシャル成長形成する工程と、

前記ウルツ鉱型結晶構造のGa N系半導体層上に、少なくともGaを含有する原料と、Nを含有する原料と、添加する不純物を含有する原料とを供給することにより不純物を添加したGa N系半導体層をエビタキシャル成長形成する工程と、を有することを特徴とする半導体素子

の製造方法。

【請求項10】 前記添加する不純物を含有する原料はII族元素を含有する原料であり、前記不純物を添加したGa N系半導体層はp型Ga N系半導体層であることを特徴とする請求項8または9に記載の半導体素子の製造方法。

【請求項11】 前記添加する不純物を含有する原料はIV族元素を含有する原料であり、前記不純物を添加したGa N系半導体層はn型Ga N系半導体層であることを特徴とする請求項8または9に記載の半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、p型もしくはn型Ga N系化合物半導体を用いた半導体素子およびその製造方法に関する。

【0002】

【従来の技術】近年、Ga N系半導体を用いることにより、紫外域ないし緑色域で発光する発光素子に代表される半導体素子が種々提案されている。特開平7-94784号公報に開示された半導体素子の例を図7に示す。Ga N単結晶基板71上面に、n型Ga N系半導体72、Ga N系半導体からなる発光層73、p型Ga N系半導体74が順次積層される。さらにGa N単結晶基板71の下面にn電極75、p型Ga N系半導体74の上面にp電極76が形成されることによって、青色レーザダイオード(LD)が構成されている。

【0003】特開平7-94784号公報に記載の青色レーザダイオードでは、Ga N系半導体用基板として、通常用いられているサファイア基板に変えて、Ga N単結晶基板を用いることを特徴としている。Ga N単結晶基板は、サファイア基板などの別の基体上にエビタキシャル成長された比較的厚いGa N結晶膜を用いることで得られている。このように、Ga N単結晶基板を用いた青色レーザダイオードとすることで、電極を半導体素子の上下の位置に配置することができ、また、Ga N単結晶基板上に成長されるGa N系半導体の結晶品質を向上できる点を特徴としている。

【0004】

【発明が解決しようとする課題】しかしながら、上記従来の技術においては、Ga N単結晶基板の結晶方位や、エビタキシャル成長時の成長方向について全く記載がなく、これらの適切な条件が明らかにされておらず、十分に高品質な半導体素子を得る方法が不明であった。

【0005】本発明は、これらの条件を特定のものとすることで、従来知られていなかったGa N系半導体結晶の成長モードを実現し、これにより、ドーバントが添加されたGa N系半導体結晶の品質を高め、高品質な半導体素子を得ることを目的とする。

【0006】

【課題を解決するための手段】本発明に係る半導体素子は、ウルツ鉱型結晶構造を有するGa N系結晶膜と、前記Ga N系結晶膜上に形成された不純物を添加したGa N系半導体層とを備えた半導体素子において、前記Ga N系結晶膜の上面は、(000-1)面であることを特徴とする。また、前記不純物を添加したGa N系半導体層はII族元素が添加されたp型Ga N系半導体層であり、あるいは、前記不純物を添加したGa N系半導体層はIV族元素が添加されたn型Ga N系半導体層である。

【0007】本発明に係る半導体素子は、前記ウルツ鉱型結晶構造を有するGa N系結晶膜と、前記不純物を添加したGa N系半導体層との間に、Ga N系半導体層を有することを特徴とする。前記Ga N系半導体層はInを含むGa N系半導体層であり、前記Ga N系半導体層の膜厚が3nm以下、またはInの組成が0.1以下であることを特徴とする。

【0008】また、本発明の半導体素子は、ウルツ鉱型結晶構造を有するGa N系基板と、n型Ga N系半導体層と、Ga N系発光層と、p型Ga N系半導体層とを備え、前記Ga N系基板の上面は(000-1)面であることを特徴とする。また、前記p型Ga N系半導体層上にp電極が形成されていることを特徴とする。

【0009】また、本発明に係る半導体素子の製造方法は、ウルツ鉱型結晶構造を有するGa N系結晶膜の(000-1)面上に、少なくともGaを含有する原料と、Nを含有する原料と、添加する不純物を含有する原料とを供給することにより不純物を添加したGa N系半導体層をエビタキシャル成長形成することを特徴とする。

【0010】本発明に係る半導体素子の製造方法は、Ga N系以外のGa N系結晶成長用基体上に、ウルツ鉱型結晶構造のGa N系結晶膜をc軸方向にエビタキシャル成長形成させる工程と、前記Ga N系以外のGa N系結晶成長用基体を除去することによってGa N系基板を得る工程と、前記Ga N系基板の、前記Ga N系以外のGa N系結晶成長用基体と接合していた面に、ウルツ鉱型結晶構造のGa N系半導体層をエビタキシャル成長形成する工程と、前記ウルツ鉱型結晶構造のGa N系半導体層上に、少なくともGaを含有する原料と、Nを含有する原料と、添加する不純物を含有する原料とを供給することにより不純物を添加したGa N系半導体層をエビタキシャル成長形成する工程と、を有することを特徴とする。

【0011】また、前記添加する不純物を含有する原料はII族元素を含有する原料であり、前記不純物を添加したGa N系半導体層はp型Ga N系半導体層であることを特徴とする。または、前記添加する不純物を含有する原料はIV族元素を含有する原料であり、前記不純物を添加したGa N系半導体層はn型Ga N系半導体層であることを特徴とする。

【0012】以下に、本明細書におけるウルツ鉱型結晶構造の結晶方位および結晶表面の表現方法を図3を参照しつつ説明する。図3は、Ga Nのウルツ鉱型結晶構造を示した図であり、 $\langle -1100 \rangle$ 方向から見た時の断面を模式的に示したものである。紙面縦方向がc軸方向に、横方向がa軸方向に表わされている。図3において、白丸で表わされるのがGa原子101であり、黒丸で表わされるのがN原子102である。現実には、任意の原子から4本の結合手が最近接原子との間に伸びており、この任意原子が仮想的に考えた正四面体の中央に位置するとき、各結合手の伸びる方向は、正四面体の各頂点の方向になる。図3では、c軸に平行でない3本の結合手のうち一本が省略されており、よって一つの原子について3本の結合手のみが示されている。この内、紙面上でc軸に平行な結合手は、紙面に対して平行であり、残りの2本の結合手は紙面に平行ではない。つまり図3は、断面に現れている原子を模式的に表したものであって、図示されている全ての原子が同一面上にあるものではないことに注意されたい。ここで、c軸に平行な結合手に沿って、Ga原子を起点とし、N原子を終点とするベクトル(符号110)を定義したとき、この方向をc軸正方向、すなわち、 $[000+1]$ 方向と定める。これと逆の方向は、 $[000-1]$ 方向である。また、c軸に垂直な面が、表面に現われている結晶において、この面の垂直ベクトル(結晶から外部に向くものとする)が、 $[000+1]$ 方向であるとき、この面を(000+1)面と定め、逆に、 $[000-1]$ 方向であるとき、(000-1)面と定める。一般に、ウルツ鉱型結晶構造を有するGa N系結晶について、「 $[0001]$ 」と表されていても、c軸正負方向について意識されていない場合がほとんどであり、よって、本明細書中では、c軸正負方向を明示するために上記のような表現を用いた。

【0013】なお、本明細書中での記載において、(000-1)面等と表現される場合、上記の厳密な定義に則った結晶表面だけを表わしているわけではなく、若干のいわゆるオフアングルを有している場合も含む。また同様に、 $[000+1]$ 方向、c軸方向等と表現される場合、必ずしも厳密な方向だけを表わしているわけではなく、数学的に定義された方向から若干のずれを有するものも含んでいる。

【0014】本明細書中で、Ga N系結晶もしくはGa N系半導体とは、Ga Nに代表されるII III族元素窒化物材料のことを示しており、 $Al_x In_y Ga_{1-x-y} N$ ($0 \leq x, y \leq 1$)の他、そのN元素の一部をAs、Pで置換したものを含む。

【0015】本明細書中で記載するエビタキシャル成長法とは、基板上に結晶膜を成長する方法であって、VPE(気相エビタキシャル)法、CVD(化学気相デポジション)法、MOVPE(有機金属気相エビタキシャル)

10

20

30

40

50

ル)法、MOCVD(有機金属化学気相デポジション)法、Halide-VPE(ハロゲン化物気相エビタキシャル)法、HVPE(ハイドライド気相エビタキシャル)法、MBE(分子線エビタキシャル)法、MOMBE(有機金属分子線エビタキシャル)法、GSMBE(ガス原料分子線エビタキシャル)法、CBE(化学ビームエビタキシャル)法を含む。

【0016】

【発明の実施の形態】〔実施の形態1〕図1は、本発明の実施の形態1の半導体発光素子であるLED素子を示す断面図である。図1に示すように、n-GaN基板11の上面に、順次、n-GaN層12、InGaN発光層13、p-AlGaN層14、p-GaNコンタクト層15が積層形成されている。また、n-GaN基板11の下面にはn電極16が形成され、p-GaNコンタクト層15の上面には、p電極17が形成されている。また、符号21はn-GaN基板11の上面である(000-1)面、22はp-AlGaN層14の地下結晶の上面である(000-1)面、23はp-GaNコンタクト層15の最表面である(000-1)面である。

【0017】次に、図2(a)から(d)を順次参照して、本実施の形態の半導体発光素子の製造方法を説明する。

【0018】図2(a)は、サファイア基板20の表面に、通常GaN単結晶の形成に用いられているHVPE法により、n-GaN基板11となるGaN単結晶膜がエビタキシャル成長形成された状態を示す図である。このようなGaN単結晶膜を厚膜に成長する方法について以下に記す。まず、表面に周期的な開口を持つSiO₂膜(図には示されない)(膜厚1μm)が形成されたサ

ファイア基板20(2インチφ、厚み350μm程度)をHVPE装置内部に設置した後、サファイア基板20をH₂フロー中、約1100℃の温度で熱クリーニングした。

【0019】続いて、このHVPE装置の別の部分にて約700℃に保持されたGaに、Ga原料輸送担体としてのHClガス(100cc/分)およびキャリアガスとしてのH₂(1000cc/分)を供給して得られたGa含有ガスと、NH₃(2000cc/分)のN原料ガスと、SiH₄のn型不純物原料ガスと、H₂(1000cc/分)のキャリアガスとの混合ガスとを、1050℃に保持されたサファイア基板20上に供給してGaN単結晶膜の成長を3時間行った。得られたGaN単結晶膜は、【000+1】方向(図中に矢印で示されるのは、各結晶膜の成長方向である)に成長した厚さ500μm程度のウルツ鋳型結晶構造のGaN単結晶膜(2インチφ)であった。よって、そのGaN単結晶膜表面には(000+1)面24が出現していた。なお、本工程において、サファイア基板上に、周期的な開口を持つSiO₂膜を設けたのは、約500μm程度というよう

な比較的厚い膜をサファイア基板上に成長しても、GaN単結晶膜内にクラックが入らないようにするためである。また、本工程において成長と同時にSiが添加されたので、n型の導電型であるn-GaN基板11となるGaN単結晶膜が得られた。なお、公知のHVPE法のごとく、本工程において、あらかじめ、サファイア基板とSiO₂膜との間にはGaNエビタキシャル成長層が設けられてもよく、製造行程は複雑になるものの、得られるGaN単結晶膜の高品質化する。

【0020】図2(b)は、サファイア基板20が除去されて得られたGaN基板11の状態を示す図である。あらかじめ、GaN単結晶膜の表面を数10μm程度ラッピングし、結晶成長工程により生じたGaN単結晶膜の厚み不均一を除去した。まず、粒度#400程度のダイヤモンドを電着した砥石を装着した研削盤を用いて、サファイア基板20を削って、サファイア基板20を厚み100μm程度まで薄くする。その後、粒径15μm程度のダイヤモンドスラリーを用いて、サファイア基板20を完全にラッピング除去し、ひき続いて、順次粒径を細かくしながら、最終的に粒径1/2μm程度にまで落として、GaN単結晶膜を削っていった。GaN単結晶膜を50μm程度以上、望ましくは100μm程度以上削りこむことにより、機械加工歪みがほぼ除去され、また、結晶成長初期時の結晶欠陥の多い領域を取り除くことができる。それから、さらに粒径の細かいダイヤモンドスラリーを用いたポリシング加工により、スクラッチ傷を除き、表面を鏡面にした。

【0021】その後、加工にともなう欠陥を取り除くために、アルカリ性SiO₂スラリーを用いたCMP(化学機械ポリシング)を適用し、これによりAオーダーで平坦化された結晶成長用の面を得た。これに代えて、KOH溶液を用いたCMPを用いても良好な結果が得られ、また、両方のCMP工程を順次適用しても、良好な結果が得られた。

【0022】この面はGaN単結晶膜の(000+1)面24の裏側の面にあたるウルツ鋳型結晶構造GaN系結晶の(000-1)面21である。こうして、図1におけるn-GaN基板11(2インチφ、厚さ約400μm)が得られた。以上のような工程で作製した半導体の製造方法によれば、GaN系以外のGaN系結晶成長用基体上にウルツ鋳型結晶構造のGaN系結晶膜をc軸方向、特に【000+1】方向にエビタキシャル成長形成した後、前述のGaN系以外のGaN系結晶成長用基体を除去し、GaN系以外のGaN系結晶成長用基体と接合していた面を結晶成長面としたウルツ鋳型結晶構造のGaN系結晶膜を基板として用いるので、(000-1)面を結晶面とした大面積の(本実施の形態では2インチφ)のGaN基板を工業的に、生産性よく製造することが可能となった。

【0023】図2(c)は、GaN基板11の(000

-1) 面21上に、通常Ga_{0.5}N_{0.5}結晶の形成に用いられているMOCVD法により、n-GaN層12、InGa_{0.5}N_{0.5}発光層13を順次エピタキシャル成長した状況を示す図である。このような成長法について以下に詳細に記す。n-GaN基板11をMOCVD成長装置にn-GaN基板11の上面を(000-1)面21とするように設置した後、n-GaN基板11を1100℃に保持し、H₂雰囲気中で、表面のクリーニングを行った。続いて、基板温度1050℃にて、n-GaN基板11表面に、III族原料であるTMG(トリメチルガリウム)(50μmol/分)、N原料であるNH₃(4000cc/分)、および、n型不純物原料としてのSiH₄(1μmol/分)を、H₂キャリアガスと共に供給し、n-GaN層12を4μm成長した。

【0024】次いで、基板温度730℃にて、III族原料であるTMG(50μmol/分)およびTMI(トリメチルインジウム)(300μmol/分)、N原料であるNH₃(8000cc/分)、n型不純物原料としてのSiH₄(0.1μmol/分)をN₂+H₂キャリアガスと共に供給し、InGa_{0.5}N_{0.5}発光層13(In組成0.4)を1nm成長した。こうして、成長した各層は、Ga_{0.5}N_{0.5}基板と結晶方位が一致したウルツ鉱型結晶構造を有しており、したがって、図2に示されるように、[000-1]方向に成長した層状結晶であった。また、その上面として、ウルツ鉱型結晶構造のGa_{0.5}N_{0.5}系半導体の(000-1)面22が表出した。

【0025】図2(d)は、ウルツ鉱型結晶構造のGa_{0.5}N_{0.5}系半導体の(000-1)面22上に、MOCVD法により、p-AlGa_{0.5}N_{0.5}層14、p-GaNコンタクト層15を順次エピタキシャル成長した状況を示す図である。このような成長法について、以下に詳細に記す。上記工程に引き続いて、MOCVD成長装置内部で、基板温度750℃にて、ウルツ鉱型結晶構造Ga_{0.5}N_{0.5}系結晶の(000-1)面22に、III族原料であるTMG(50μmol/分)、TMA(トリメチルアルミニウム)(90μmol/分)、N原料であるNH₃(4000cc/分)、および、p型不純物原料としてのCp₂Mg(ビスシクロペンタジエニルマグネシウム)(4μmol/分)を、N₂+H₂キャリアガスと共に供給し、p-AlGa_{0.5}N_{0.5}層14(Al組成0.2)を30nm成長した。

【0026】次いで、基板温度1060℃にて、III族原料であるTMG(50μmol/分)、N原料であるNH₃(4000cc/分)、n型不純物原料としてのCp₂Mg(6μmol/分)をN₂+H₂キャリアガスと共に供給し、p-GaNコンタクト層15を0.4μm成長した。こうして、成長した各層は下地であるGa_{0.5}N_{0.5}基板ないしInGa_{0.5}N_{0.5}発光層と結晶方位が一致したウルツ鉱型結晶構造となっており、したがって、図2に示されるように、[000-1]方向に成長した層状結

晶であった。また、その上面として、ウルツ鉱型結晶構造を有するGa_{0.5}N_{0.5}系半導体の(000-1)面23が表出した。こうして、発光素子ウェハーが完成した。

【0027】その後、MOCVD装置から取り出された発光素子ウェハーを窒素雰囲気中700℃で20分間の熱処理を行った。これは半導体層中に混入した水素などの軽元素と不純物原子との結合を解除し、不純物の活性化をさらに高めるための工程である。この工程は必須なものではなく、キャリアガス種など選定された結晶成長条件によっては不要なものである。さらに、n-GaN単結晶基板11下面にn電極16を、p-GaNコンタクト層15上面にp電極17を形成した。ここでは、n電極16としてTi/Al/Mo/Au(Tiが半導体側)、p電極17としてPd(膜厚15nm)/Au(膜厚1μm)(Pdが半導体側)を用いた。また、n電極は光取り出しのために、被覆割合が10%程度である格子状の形態とした。窒素雰囲気中450℃~750℃で、3分間、電極アニーリングを行った。こうして、図1に記載の半導体発光素子が完成した。

【0028】本発明の半導体発光素子においては、発光部の大きさが150μm角のとき、室温にて注入電流20mAで、中心波長475nmの発光が5mW放出され、このときの駆動電圧は3.8Vであった。また、60℃で2000時間の20mA通電試験を実施し、発光出力の低下率を測定したところ、約4%であった。比較のため、本実施の形態1で用いた成長表面が(000-1)面のGa_{0.5}N_{0.5}基板11に変えて、成長表面が(000+1)面のGa_{0.5}N_{0.5}基板(すなわち、図2(b)における(000+1)面22を結晶成長用面とした基板)を用いた他は同一条件で作製した対照素子Aを試作し、発光特性を比較したところ、上述の評価条件において、中心波長475nmの発光が3mW放出され、このときの駆動電圧は4.0Vであり、通電試験の低下率は約15%であった。また、本実施の形態1で用いた成長表面が(000-1)面のGa_{0.5}N_{0.5}基板11に変えて、サファイア基板を用いた他は同一条件で作製した対照素子Bを作製したところ、上述の評価条件において、中心波長475nmの発光が2.5mW放出され、このときの駆動電圧は4.2Vであり、通電試験の低下率は約30%であった。このように、本発明の半導体発光素子においては、比較対照素子に比べて、発光効率の向上と、動作電圧の低減の特性の向上が見られた。

【0029】この原因として、次の4点が挙げられる。

(1) p型Ga_{0.5}N_{0.5}系半導体層の成長に当たって、下地層としてウルツ鉱型結晶構造を有するGa_{0.5}N_{0.5}系単結晶の(000-1)面上からの成長としたことにより、p型Ga_{0.5}N_{0.5}系半導体層のドーピング効率が向上し、よって、抵抗率の低下に伴う駆動電圧の低減と、発光層へのキャリア注入効率向上に伴う発光効率の改善がなされた。

(2) さらに、p型Ga_{0.5}N_{0.5}系半導体層において、ドービ

10

20

30

40

50

ング効率が向上したことにより、サイトに入らないMg原子が減少し、よって、発光層へのMgの拡散が抑制され、発光層にMg原子が存在することが原因の発光効率の低下が防止された。(3)またさらに、p型GaN系半導体層において、ドーピング効率が向上し、サイトに入らないMg原子が減少したことにより、n型層へのMgの拡散が抑制され、n型層にp型ドーパントが存在することが原因の駆動電圧の上昇とキャリア注入効率の低下による発光効率の悪化が防止された。(4)p電極の下地層として上記特定のp型GaN系半導体表面を用いたので、電極のコンタクトが安定し、通電試験特性が向上した。

【0030】以下に、本構成による効果(1)～(4)を生み出す理由であるp型GaN系半導体層のドーピング効率が向上する原理を説明する。

【0031】結晶成長温度においては、熱エネルギーにより結晶表面から吸着物質が取り除かれ、結晶表面には結合手が余った状態で構成原子が配置される。c軸方向に成長する層状結晶の表面においては、最表面原子ごとに1本の結合手が余った状態になる面(図3に記号Aで示される)が準安定的に表出している。なぜなら、最表面原子ごとに3本の結合手が余った状態になる面(図3に記号Bで示される)が表出するよりも、その方が安定だからである。このとき、図3より、結晶成長が[000+1]方向に行われているとき、すなわち、(000+1)面上に成長するときにはGa原子101が最表面に並んだ準安定面として現われることがわかる。結晶成長が[000-1]方向に行われているとき、すなわち、(000-1)面上に成長するときにはN原子102が最表面に並んだ準安定面として現われることがわかる。

【0032】図4は、(000-1)面上にMgドーパントGaN結晶をエピタキシャル成長する様子を模式的に示した図である。図4において、符号101はGa原子、102はN原子、103はMg原子であり、結晶最表面には、上述のごとく、N原子102が並んだ準安定面104が現われている。図4において準安定面104は、途中で段差ができており、これは、結晶成長過程において現われる原子ステップである。結晶表面には、外部よりGa原料105、N原料106、Mg原料107が供給されている。符号108は、表面をマイグレーションした後取り込まれるMg原子である。Mgが活性化したドーパントとして結晶中に取り込まれるためには、III族サイトに、配置される必要がある。

【0033】図4に示す本発明の成長方法では、このようなMgの取り込まれ方は次に示す過程で行われる。まず、成長面に供給されたMg原料が分解して発生したMg原子は、最表面原子とMg-N結合を生じさせる。この結合は、最表面原子と1本の手で結合しているため、強いものではなく、結晶成長温度に相当する熱エネルギー

で揺動され、Mg原子は表面上を結合の相手を変えながら動き、いわゆる、マイグレーションを起こす。そうして、原子ステップのところで、V族原子との結合が複数の手でなされて安定になり、Mg原子が、III族サイトに取り込まれることになる。このようにして、本発明の成長方法によれば、Mgが十分なマイグレーションを起こして、確実にIII族サイトに入り、活性化が促進される。逆に、(000+1)面上での成長を考えると、最表面にはGa原子が並んだような準安定状態が出現しているために、Mg原料が分解し、Mg-N結合が発生するという一連の反応が生じる確率が極めて低く、また、マイグレーションも起こりにくいのでMg原子が確実にIII族サイトに取り込まれることが難しくなる。また、分解の不十分なMg原料により、Mg原子の格子間等の不正な位置への取り込まれや、原料に含まれる其他不純物の結晶への混入が引き起こされ、結果として、Mgの活性化が弱くなってしまう。このような事情はドーパントをMgとした場合だけでなく、III族サイトに取り込まれる他のドーパント、すなわち、Be、Zn、Cd、Hg等の他のII族原子や、C、Si、Ge、Sn等のIV族原子を用いた場合でも同様である。

【0034】本発明者らの検討によると、サファイア、SiCを始めとする種々のGaN以外の基板を用いたときに、その上にエピタキシャル成長したウルツ鉱型結晶構造のGaN系半導体結晶は、多くの場合c軸方向に成長し、特に、表面が平坦な層状結晶が得られた場合は、必ずc軸方向に成長していた。このように得られた表面が平坦な層状結晶の方位をさらに詳細に調べたところ、成長方向は[000+1]方向であり、[000-1]方向に成長することは無かった。したがって、表面には(000+1)面が表出していた。よって、従来の半導体素子は[000+1]方向に成長する結晶で構成されていた。また、ウルツ鉱型結晶構造のGaN基板を用いた場合には、基板とそろった方位の結晶がエピタキシャル成長可能なことが判明した。しかしながら、従来は、c軸の正負方向の違いによるドーピング効率の変化は、認識されておらず、従来例に示した技術においては、結晶成長方向は示されていない。なお、対照素子A、Bにおいては、いずれも成長方向は[000+1]方向であり、上面には(000+1)面が表出していた。

【0035】本実施の形態では、上述のように、結晶成長方向を特定のものに限定することで、p型GaN系半導体層のドーピング効率を向上させることができる。本発明の実施の形態1の発光素子におけるp-GaNコンタクト層15のアクセプタ濃度は、 $1 \times 10^{20} \text{ cm}^{-3}$ であったのに対し、対照素子Aのp-GaNコンタクト層では、 $2 \times 10^{19} \text{ cm}^{-3}$ 、対照素子Bのp-GaNコンタクト層では、 $1 \times 10^{19} \text{ cm}^{-3}$ と、同一条件で結晶成長を行ったにもかかわらず、差が見られ、本発明を用い

た効果が明らかであった。なお、(000-1)面を表面とするn-GaN基板に、直接同一条件でp-GaNコンタクト層を形成した場合のアクセプタ濃度は $2 \times 10^{19} \text{ cm}^{-3}$ であり、実施の形態1のように、n-GaN基板とp-GaN層との間に、他のGaN系半導体層が介装されることにより、その特性が向上する効果がある。

【0036】さらに、n-GaN層12に存在するMg原子の量をSIMS(二次イオン質量分析)により測定したところ、本実施の形態の半導体素子においては、 $1 \times 10^{16} \text{ cm}^{-3}$ 未満であったのに対し、対照素子Aでは、発光層の近傍において $2 \times 10^{17} \text{ cm}^{-3}$ 程度であった。これにより、p型層に添加されたII族原子のn型層への拡散が抑制されていることが明らかとなり、また、発光層への拡散も抑制されているものと考えられた。

【0037】図1に示した本実施の形態の発光素子及び対照素子Aにおけるp電極の接触抵抗の通電による変化試験も行った。通電条件は、上記条件と同様になるようにして、確認したところ、本実施の形態の半導体素子のp電極においては、接触抵抗が初期に $3 \times 10^{-3} \Omega \text{ cm}^2$ 、通電後も同じであったのに対し、対照素子Aでのp電極では、初期に $6 \times 10^{-3} \Omega \text{ cm}^2$ 、通電後 $1 \times 10^{-2} \Omega \text{ cm}^2$ と、抵抗の増大が見られた。このように、(000-1)面上に形成した電極は、(000+1)面上に形成した従来技術の電極に比べてより安定であった。

【0038】次に、InGaN発光層上にGaN系半導体を積層する際に、最適なInGaN発光層の組成範囲について説明する。図5は、本実施の形態におけるInGaN発光層の膜厚・組成を変化させたときのp-GaNコンタクト層の結晶性を示す図である。図5において、横軸は発光層の層厚であり、縦軸はp-GaNコンタクト層において、[000+1]方向に成長した結晶の混入の割合を示している。なお、InGaN発光層の組成をいくつか変化させて、グラフをプロットしている。本発明者らの実験的検討によると、p型GaN系半導体層とGaN基板との間に、膜厚が厚く、且つ、In組成の大きいGaN系半導体層を介装させると、基本的には[000-1]方向に成長しているp-GaN層内に、柱状の[000+1]方向に成長している結晶が混入することが見出された。結晶成長方向の反転している領域の境界は、結晶配列が乱れており、これにより、作製された半導体素子の特性が若干悪化する。図5によれば、p-GaN層とGaN基板との間に介装されるInを含むGaN系半導体層が、In組成0.1以下であるか、その厚さが3nm以下であれば、逆方向に成長する結晶が混入することはなかった。また、その厚さが4.5nm以下であれば、逆方向に成長する結晶の混入は2%以下と非常に小さくならなかった。なお、一層あたり

のInを含むGaN系半導体層の条件が上記のものであれば、他の層を介してInを含むGaN系半導体層を複数積層しても、p-GaN層の結晶性にさほど変化はなかった。原因の詳細は不明であるが、一般に、Inを含むGaN系半導体層の平坦な厚膜結晶を得ることが難しいことから、このようなInを含むGaN結晶では成長方位が乱れやすいものと推察される。

【0039】同様に、Mg原子をSi原子等のIV族原子に置き換えれば、同様の原理により良好なドーピング特性を有するn型GaN系半導体層が得られることが容易に推察できる。以下に、本実施の形態でのn型GaN系半導体のドーピング特性について説明する。本実施の形態での発光素子におけるn-GaN層のドナー濃度は、 $1 \times 10^{18} \text{ cm}^{-3}$ であったのに対し、対照素子Aのn-GaN層では、 $5 \times 10^{17} \text{ cm}^{-3}$ 、対照素子Bのn-GaN層では、 $3 \times 10^{17} \text{ cm}^{-3}$ と、同一条件で結晶成長を行ったにもかかわらず、本発明を用いることによってn型についてもドーピング効率の向上が確認された。これにより、前記同様の効果によって、本発明の半導体素子を用いた発光素子の特性向上に貢献しているものと考えられる。

【0040】なお、特に図4に示された、本発明の原理から明らかなように、下地結晶表面は厳密に(000-1)面である必要はなく、むしろ、適度にステップを有するように、オフアングルを有していてもよいことがわかる。基板結晶として、 10° 程度以下のオフアングルを有していても、本発明の効果が得られる。特に、オフアングルとして 0.02 (検出限界)~ 1.0° 程度の小さい値の時に、平坦なエピタキシャル成長膜が得られやすく、良好な結果となった。

【0041】さらに、本発明は、本実施の形態に示した材料に限定されるものではなく、 $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x, y \leq 1$)の他、そのN元素の一部(20%程度以下)を、P, As, Sb等の他の元素で置換したウルツ鉱型結晶を有する、そのIII族元素の一部(20%程度以下)を、B, Cr, V, Ti, Nb, Ta, Zr, Sc, Th, Gd, La等の他の元素で置換したウルツ鉱型結晶であっても、上記同様の効果が得られる。

〔実施の形態2〕図6は、本発明の実施の形態2の半導体発光素子であるレーザダイオードを示す断面図である。GaN基板61の上面に、n-GaN層62、InGaNバッファ層63、n-AlGaInクラッド層64、InGaN多重量子井戸発光層65、p-AlGaInクラッド層66、n-AlGaIn電流阻止層67、p-GaNコンタクト層68が順次積層形成されている。ここで、p-AlGaInクラッド層66はリッジストライプ形状に加工され、n-AlGaIn電流阻止層67はこのリッジストライプ以外の領域を埋め込むように積層される。また、ウェハー上面よりn-GaN層62に達

する溝69が設けられており、溝69の底部でn-GaN層62表面に接触してn電極16が形成され、p-GaNコンタクト層68の上面には、p電極17が形成されている。また、図6において、実施の形態1と同一の構成要素は同じ記号で示した。本構成により、リッジストライプ部にのみ、電流注入及び光導波が行われ、ストライプ両端面に設けられたミラーとともに共振器が構成されてレーザ発振動作が生じることが、一般のリッジストライプ型レーザダイオード素子と同様である。

【0042】次に、本実施の形態の半導体発光素子の製造方法を説明する。本実施の形態は実施の形態1に説明した本発明の趣旨を公知技術に応用すれば構成できるので、簡単な記載に留める。

【0043】初めに、実施の形態1に示したのと同様の方法にて(000-1)面21を表面に有するGaN基板61を作製する。ただし、ここではGaN基板61には不純物がドーパされない、抵抗の高い基板を用いた。

【0044】次いで、GaN基板61の(000-1)面21上に、GaN結晶の形成に通常用いられているMOCVD法により、n-GaN層62(膜厚4 μ m)、InGaNバッファ層63(In組成0.05、膜厚50nm)、n-AlGaNクラッド層64(Al組成0.15、膜厚0.7 μ m)、InGaN多重量子井戸発光層65(In組成0.05、膜厚10nmのバリア層4層とIn組成0.2、膜厚1.2nmのウェル層3層との交互積層体)を順次エピタキシャル成長した。こうして、成長した各層は、GaN基板と結晶方位が一致したウルツ鉱型結晶構造であり、したがって、[000-1]方向に成長した層状結晶であった。また、その上面として、ウルツ鉱型結晶構造のGaN系結晶の(000-1)面22が表出した。

【0045】引き続き、ウルツ鉱型結晶構造のGaN系結晶の(000-1)面22上に、MOCVD法により、p-AlGaNクラッド層66(Al組成0.15、膜厚0.7 μ m)を形成する。成長した層は下地層と結晶方位が一致したウルツ鉱型結晶構造であり、したがって、[000-1]方向に成長した層状結晶であった。その後、リソグラフィ技術とエッチング技術を用いて、p-AlGaNクラッド層66をリッジストライプ状に加工した。また、リッジストライプ上面にはSiO₂マスクを形成した。

【0046】その後、再度MOCVD法によりn-AlGaNブロック層67(Al組成0.25、膜厚0.7 μ m)を表面に形成したところ、SiO₂マスク上を除いて、n-AlGaNブロック層67が成長した。成長した層は、下地層と結晶方位が一致したウルツ鉱型結晶構造であり、したがって、[000-1]方向に成長した層状結晶であった。また、その上面として、ウルツ鉱型結晶構造のGaN系結晶の(000-1)面が表出した。

【0047】それから、リッジストライプ上面のSiO₂マスクを除去し、再々度MOCVD法によりp-GaNコンタクト層68(膜厚1 μ m)を成長した。成長した層は、下地層と結晶方位が一致したウルツ鉱型結晶構造であり、したがって、[000-1]方向に成長した層状結晶であった。また、その上面として、ウルツ鉱型結晶構造のGaN系結晶(000-1)面23が表出した。

【0048】各MOCVD成長において、III族原料として、TMG、TMA、TMI、N原料としてNH₃、n型不純物原料としてSiH₄、p型不純物原料としてCp₂Mg、キャリアガスとしてN₂、H₂を用い、実施の形態1に示した条件に準じて成長を行った。

【0049】その後、発光素子ウェハを窒素雰囲気中700℃で20分間の熱処理を行った。さらに、ウェハ上面よりn-GaN層62に達する溝69を、リッジストライプに平行に設けた。次に溝底部でn-GaN層62表面に接触するようにn電極16を、また、p-GaNコンタクト層68上面にp電極17を形成した。ここでは、n電極として、W/Au(Wが半導体側)、p電極として、Ni(膜厚10nm)/Au(膜厚1 μ m)(Niが半導体側)を用いた。こうして、図6の半導体発光素子が完成した。

【0050】本実施の形態においても、実施の形態1と同様の効果(1)～(4)に基づいて、発光効率の向上、動作電圧の低減、通電試験特性の向上が見られた。また、ドナードーピング効率向上の効果も確認された。

【0051】さらに、本発明によれば、正孔がp電極から発光層へ、従来の技術に比較して、より効率的に注入されることが明らかになった。これは、本発明では、p電極から発光層に向けて、[000+1]方向に注入されるという特徴を有しているからと推察される。

【0052】GaN系半導体を用いた半導体素子構造では、格子整合条件を満たすことが難しく、本実施の形態の半導体レーザ素子においても、発光層からp-GaNコンタクト層の各層は、格子整合しない材料からなっている。これにより、各層の界面には、歪みが蓄積されたり、欠陥が生じたりしており、キャリアの移動が妨げられている。GaN系半導体では、正孔の移動度が通常10cm²/(V·s)以下程度ととても小さいために、このような問題が半導体素子の特性に与える影響が大きい。しかしながら、詳細は不明であるが、正孔を[000+1]方向に注入した場合には、このような影響を小さくできることが、判明した。

【0053】比較のために、本実施の形態で用いた成長表面が(000-1)面のGaN基板61に代えて、成長表面が(000+1)面のGaN基板(すなわち、図2(b)における(000+1)面22を結晶成長用面とした基板)を用い、故意に、p側の格子不整合界面を増やしていった数種類の対照素子を作製すると、格子不

整合界面の増加に伴って、発光効率が悪化した。しかしながら、本実施の形態の半導体素子において、p側に格子不整合界面を増加させていっても、発光効率の悪化は、上の場合よりも小さかった。例として、Ga_{0.95}N_{0.05}系半導体を用いた半導体レーザ素子において、クラックの発生を防止するために、クラッド層を超格子構造とすることが、提案されており、本実施の形態においても、p-AlGa_{0.95}Nクラッド層66を同等の平均組成をもつ、超格子構造（Al組成0.25とAl組成0.05の層の交互400周期）に置換することができる。このような場合、対照素子構造では、発光効率が80%程度に減少してしまうのに対し、本実施の形態の構造では、発光効率は、むしろ増加した。それぞれ、超格子構造とすることで実質的なドーピング効率が向上されることによる特性良化と、格子不整合界面によるキャリア移動の妨げによる悪化があわさって、このような結果が得られたものと考えられ、結局、本実施の形態の様に、正孔を〔000+1〕方向に注入するような素子構成としたメリットが確認できた。特に、上記効果は、格子不整合をもつ界面の数が、50以上（例えば、p-AlGa_{0.95}Nクラッド層56を25周期以上の超格子構造とした場合）のときに顕著に観察された。また、格子不整合界面の数が少ないために検証が困難なものの、実施の形態1においても同様の効果が得られているものと考えることができる。

【0054】なお、基板上に、p型Ga_{0.95}N系半導体、発光層、n型Ga_{0.95}N系半導体の順に積層した構造において、正孔を〔000+1〕方向に注入する構成を考慮することができるが、実際には、このような構成で、適切なキャリア濃度を持つp型Ga_{0.95}N系半導体の実現が困難であり、また、接触抵抗の小さいp電極を形成することも難しい問題がある。

【実施の形態3】本発明の実施の形態は実施の形態2の変形例であり、実施の形態2におけるInGa_{0.95}N多重量子井戸発光層65（In組成0.05、膜厚10nmのバリア層4層とIn組成0.2、膜厚1.2nmのウェル層3層との交互積層体）をGa_{0.95}As多重量子井戸発光層（As組成1~3%、膜厚5nmのウェル層3層と、As組成0、膜厚10nmのバリア層2層との交互積層体）に変更したほかは、実施の形態2と同様である。

【0055】本実施の形態においても、実施の形態2と同様の効果が得られた他、活性層にInGa_{0.95}Nを用いていないので、発光層のウェル層を厚くしても、その上にエピタキシャル成長された結晶に、成長方向の反転する領域が混入することが避けられた。

【実施の形態4】本発明の実施の形態における発光素子（LED素子）は実施の形態1の変形例であり、実施の形態1におけるn-GaN結晶基板の製造方法が実施の形態1の場合から若干変更される以外は、実施の形態1と同様である。

【0056】図8は、Ga_{0.95}N結晶基板の製造方法を説明するための図であり、以下に本発明の工程について説明する。

【0057】図8（a）は、A面サファイア基板80の表面に、通常Ga_{0.95}N系半導体単結晶の形成に用いられているMOCVD法により、Ga_{0.95}N層81が形成されたウェハを示している。図8（a）に示すGa_{0.95}N層81を形成する工程について、以下に示す。まず、A面サファイア基板80（3インチφ、厚み400μm程度）をMOCVD装置内部に設置し、水素雰囲気中1100℃程度の温度で約10分間基板表面に熱クリーニングを施してから、温度を550℃に変更し、Ga原料としてTMG（20μmol/分）と、N原料としてNH₃（2000cc/分）、キャリアガスとしてN₂（10000cc/分）のと混合ガスを供給し、基板80の表面にいわゆる低温バッファ層として厚さ約20nmのGa_{0.95}N層（図示していない）を形成する。続いて、一旦TMGの供給を停止し、温度を1050℃に変更してから、再びTMG（50μmol/cc）の供給を再開することにより、低温バッファ層上にGa_{0.95}N層81の成長を約1時間行った。得られたGa_{0.95}N層81は〔000+1〕方向に成長させた厚さ約4μmの単結晶であった。

【0058】つぎに、ウェハをMOCVD装置から取り出してGa_{0.95}N層81の上面に周期的な開口をもつ格子状パターン（周期10μm、開口幅3μm）のSiO₂膜82（膜厚0.5μm程度）を形成した。この時の様子を図8（b）に示す。

【0059】さらに、その後、ウェハをGa_{0.95}N結晶の形成に通常用いられているHVPE装置内部に設置した後、装置の別の部分にて700℃に保持されたGaに、Ga原料輸送担体としてHClガス（100cc/分）及びキャリアガスとしてのH₂（1000cc/分）の混合ガスとを、1050℃に保持された基板上に供給して得られたGa含有ガスと、N原料となるNH₃（2000cc/分）、n型不純物原料としてのSiH₄、キャリアガスとしてのH₂（10000cc/分）の混合ガスとを、1050℃に保持された基板上に供給してGa_{0.95}N結晶成長を3時間行った。得られたGa_{0.95}Nは〔000+1〕方向に成長した膜状のn-GaN結晶膜83をエピタキシャル成長形成した。この時の様子を図8

（c）に示す。得られたGa_{0.95}Nは〔000+1〕方向に成長した厚さ500μm程度のウルツ鉱構造の膜状単結晶であった。

【0060】以上の工程により、実施の形態1に相当するものとして、n-GaN結晶膜83が得られた。これ以降の工程は、実施の形態1と同様であり、図1に示したのと同様のLED素子が得られた。

【0061】本実施の形態においても、実施の形態1と同様に特性の優れた発光素子を得ることができた。また、本実施の形態においては、基板となるn-GaN結

晶83を形成する際の地下結晶として、Ga₂N層81を用いたので、実施の形態1の場合と比較して製造工程はより複雑になるが、より欠陥の少ない(000-1)面Ga₂N単結晶基板を容易に得ることができる。

〔実施の形態5〕本実施の形態における発光素子(レーザダイオード素子)は、実施の形態2におけるGa₂N基板61をII族元素(Be, Mg, ZnもしくはCd等)がドーピングされた高抵抗結晶としたものである。Ga₂N基板61以外の他は、実施の形態2と同様であり、図6に示すレーザダイオード素子と同様な構造である。このような高抵抗結晶とした基板を製造する方法について、実施の形態1で説明したGa₂N基板を形成する時の、HVPE成長工程において、Ga₂N結晶膜の成長時に、II族元素原料を同時に供給する点だけが異なる。例えば、添加するII族元素としてMgを用いる場合にはCp₂Mg等の有機金属を原料として使用する。この他の工程については、ほぼ実施の形態2と同様に作製する。このようにして作製された発光素子は、実施の形態2と同様に特性の優れた発光素子を得ることができた。また、本実施の形態においては、Ga₂N基板へのII族元素の添加により、実施の形態2の場合と同様に比較して、より欠陥の少ない(000-1)面Ga₂N単結晶基板を容易に得ることができるようになった。

〔0062〕以上、実施の形態1乃至5により、本発明の実施様態を特定の例について解説したが、本発明の適用はこれに限定されるものでもなく、本発明の趣旨を逸脱しない範囲で、変更できる。例えば、実施の形態1におけるサファイア基体は、所定の結晶面を表面とするSi, Ge, SiC, GaN, GaP, GaAs, InN, InP, InAs, ZnO, ZnSe, ZnS, MgAl₂O₄, MgGa₂O₄, LiGaO₂, LiAlO₂, サファイア、ルビー等のGa₂N系以外の材料からなるGa₂N系結晶成長用基板や、さらに、その表面をバッファ層AlN, InN, GaAlN, InGa₂N, InAlN, InGaAlN, ZnO, MgF等で被覆したもの、あるいは/またさらに、その表面をエピタキシャル成長Ga₂N系結晶で被覆したものの、いずれかに、Ga₂N系結晶を選択的に成長させるための膜を備えたものに置換できる。また、そのGa₂N系結晶を選択的に成長させるための膜は、SiN_x, SiO_x, SiO₂, N, C, Si, Ge等やこれらを含む混合物材料に置換できる。

〔0063〕さらに、各実施の形態におけるGa₂N系結晶を得るための成長法は、それぞれ、他のエピタキシャル成長法に置換することができる。また、さらに、各実施の形態における結晶基板はGa₂Nに限定されるわけではなく、Ga₂N系結晶であればよい。すなわち、Al_xIn_yGa_{1-x-y}(0 ≤ x, y ≤ 1)の他、そのIII族元素の一部(10%程度以下)をB, Cr, V, Ti, Nb, Ta, Zr, Sc, Tl, Gd, La等の他の元

素で置換した六方晶構造結晶や、そのN元素の一部(10%程度以下)をP, As, Sb等の他の元素で置換した六方晶構造結晶に置換してもよく、さらには、各半導体層中にB, Al, In, Tl, P, As, Sb, Be, Mg, Cd, Zn, C, Si, Ge, Sn, O, S, Se, Te, H, Sc, Cu, Fe, Ti, V, Cr, Y, Zr, Nb, ランタノイドなどが添加されていてもよい。特に、波長370nm~440nmで発振するレーザダイオード素子に適用する場合、基板結晶をAl_xGa_{1-x}N(0.03 ≤ x ≤ 0.15)程度の組成のものとする、レーザ光導波モードが良好なものとなつて、単峰でリップルの無い放射光パターンが得られるので好ましかった。また、レーザダイオード素子にて適用する場合、発振波長にて光吸収が生じるように、適宜、In, Tl, P, As, Sb, Be, Mg, Cd, Zn, C, Si, Ge, Sn, O, S, Se, Te, Sc, Cu, Fe, Ti, V, Cr, Y, Zr, Nb, ランタノイドを添加したAl_xGa_{1-x}Nを基板として用いることも、レーザ光導波モードが良好なものとなつて、単峰でリップルの無い放射光パターンになるので好ましい。また、波長300~500nm程度の紫外~青色で発光するLED素子に適用する場合、添加される原子等が発光により励起されて蛍光を生じるように、Sc, Ti, V, Cr, Mn, Fe, Co, Ni, Y, Zr, Nb, Mo, Tc, Ru, Rh等の遷移金属元素を適宜添加したGa₂N系結晶を、基板結晶として用いて、種々の色調のLEDを実現させることができた。また、各実施の形態におけるp電極用材料として、Pd/Au, Ni/Auの場合について説明したが、X1もしくはX1/X2もしくはX1/X2/X3(X1, X2, X3=Ni, Pd, Pt, Co, Au, Ag, Ti, Cr, In, Mg, Zn, Os, Ru, Taのいずれかの単体もしくはいずれかを含む合金)などの、種々の電極材料を用いた場合においても電極特性の安定化の効果が見られた。また、実施の形態1乃至5では、発光素子の例について解説したが、本発明の適用はこれに限られるものではない。受光素子、光変調素子、FET素子、バイポーラトランジスタ素子、抵抗素子、ホール効果素子などの他の半導体素子に用いても、ドーピング効率の向上とこれに伴う上記説明した効果によって、これら半導体素子の特性改善に貢献する。

〔0064〕

〔発明の効果〕本発明の半導体素子においては、ドーピング効率の向上により、電氣的・光学的・寿命特性が改善される。また、本発明の半導体の製造方法によれば、Ga₂N系半導体成長におけるドーピング効率を向上できる。また、本発明の製造方法では、(000-1)面を結晶面とした大面積のGa₂N基板を工業的に、生産性よく製造することが可能となり、その結果半導体素子を低コストで作製することができた。

【図面の簡単な説明】

【図1】本発明の実施の形態1の半導体発光素子を示す断面図である。

【図2】本発明の実施の形態1の半導体発光素子の製造方法を説明するための図である。

【図3】ウルツ鉱型結晶構造のGaN結晶を示す模式図である。

【図4】本発明の半導体素子の製造方法を説明するための模式図である。

【図5】本発明の半導体素子におけるInGaN半導体層の組成を異ならせた場合の結晶方位の割合を示す図である。

【図6】本発明の実施の形態2の半導体発光素子を示す断面図である。

【図7】従来例の半導体発光素子を示す断面図である。

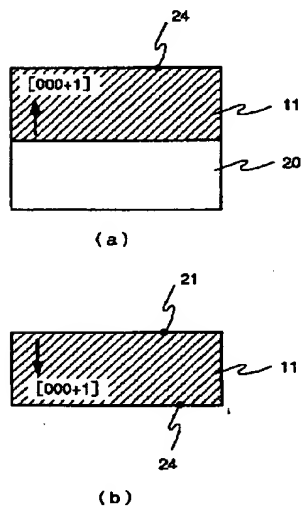
【図8】本発明の実施の形態4の半導体発光素子の製造方法を示す図である。

【符号の説明】

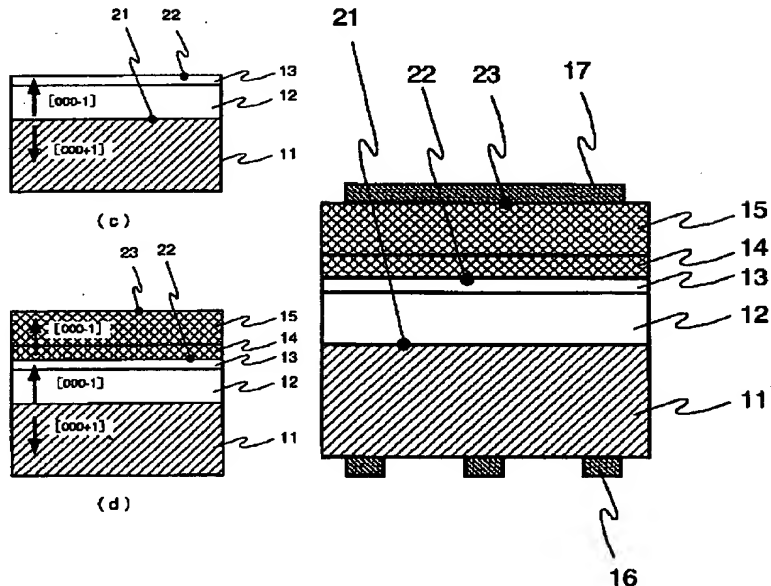
- 11 n-GaN基板
- 12 n-GaN層
- 13 InGaN発光層
- 14 p-AlGaIn層
- 15 p-GaNコンタクト層

- * 16 n電極
- 17 p電極
- 61 GaN基板
- 62 n-GaN層
- 63 InGaNバッファ層
- 64 n-AlGaInクラッド層
- 65 InGaN多重量子井戸発光層
- 66 p-AlGaInクラッド層
- 67 n-AlGaIn電流阻止層
- 68 p-GaNコンタクト層
- 69 溝
- 80 サファイア基板
- 81 GaN膜
- 82 SiO₂膜
- 83 n-GaN膜
- 101 Ga原子
- 102 N原子
- 103 Mg原子
- 104 準安定面
- 20 105 Ga原料
- 106 N原料
- 107 Mg原料
- * 108 取り込まれるMg原子

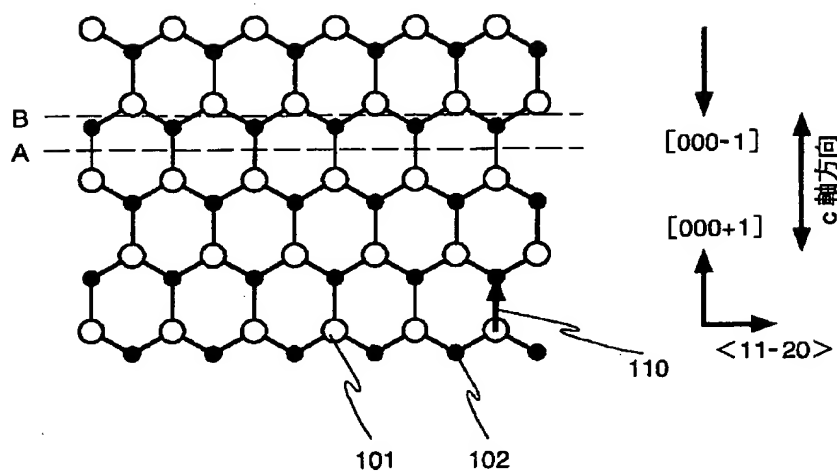
【図1】



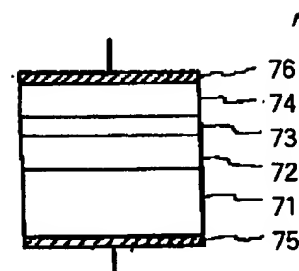
【図2】



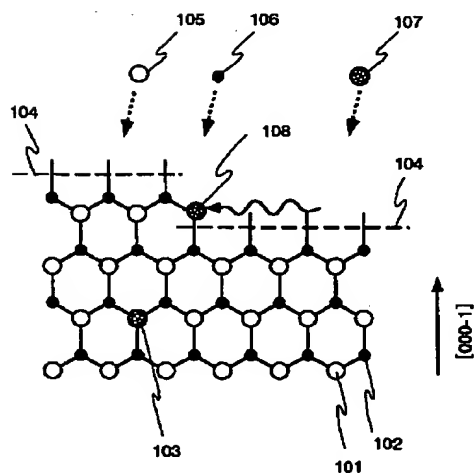
【図3】



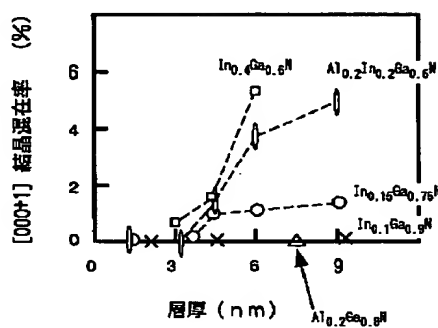
【図7】



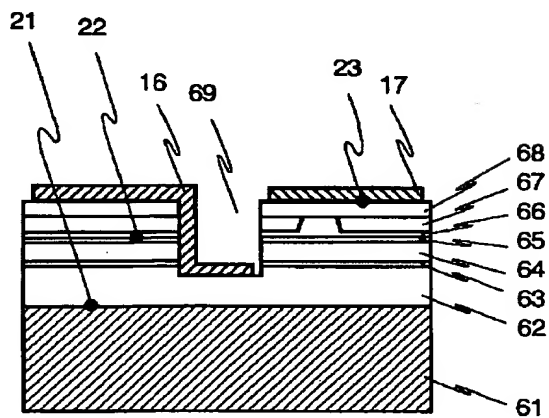
【図4】



【図5】



【図6】



【図8】

